

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-283379

(43)Date of publication of application : 29.10.1993

(51)Int.Cl.

H01L 21/302

(21)Application number : 04-076464

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 31.03.1992

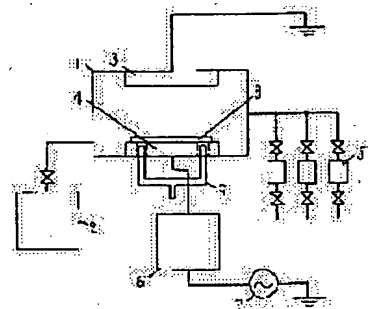
(72)Inventor : TAKEDA HIDENORI  
FUKUDA MASAFUMI  
NAKAYAMA ICHIRO  
NAGANO YOSHINOBU  
IKEDA SATORU

## (54) DRY ETCHING METHOD

### (57)Abstract:

**PURPOSE:** To prevent the generation of a carrier mistake due to electrostatic absorption by removing electrification on a wafer after etching or by generating weakening plasma.

**CONSTITUTION:** This dry etching method is provided with a process where, apart from a process of etching a semiconductor wafer 8 by generating plasma of reaction gas, high frequency power smaller than that in aforesaid process impressed between both electrodes 3, 4 inside the same reaction chamber 1 so as to generate plasma in order to remove electrification of a semiconductor wafer 8.



## LEGAL STATUS

[Date of request for examination] 31.03.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3170849

[Date of registration] 23.03.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

フロントページの続き

(72)発明者 長野 義信  
大阪府門真市大字門真1006番地 松下電  
器産業株式会社内  
(72)発明者 池田 哲  
大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(56)参考文献 特開 平3-240947 (J P, A)  
特開 平5-114585 (J P, A)  
特開 平3-243188 (J P, A)

(58)調査した分野(Int.Cl.<sup>7</sup>, D B名)

H01L 21/3065

C23C 16/56

C23F 4/00

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3170849号  
(P3170849)

(45) 発行日 平成13年 5 月28日 (2001. 5. 28)

(24) 登録日 平成13年 3 月23日 (2001. 3. 23)

(51) Int.Cl.<sup>7</sup> 識別記号

H 0 1 L 21/3065  
C 2 3 C 16/56  
C 2 3 F 4/00

F I

H 0 1 L 21/302  
C 2 3 C 16/56  
C 2 3 F 4/00

N

A

請求項の数 6 (全 5 頁)

(21) 出願番号 特願平4-76464

(22) 出願日 平成 4 年 3 月31日 (1992. 3. 31)

(65) 公開番号 特開平5-283379

(43) 公開日 平成 5 年10月29日 (1993. 10. 29)

審査請求日 平成11年 3 月31日 (1999. 3. 31)

(73) 特許権者 000005821

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72) 発明者 竹田 秀則

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(72) 発明者 福田 雅史

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(72) 発明者 中山 一郎

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

審査官 今井 淳一

最終頁に続く

(54) 【発明の名称】 ドライエッチング方法

(57) 【特許請求の範囲】

【請求項 1】 反応室内の一方の電極上に基板を配置し、反応室内に反応ガスを導入するとともに両電極間に高周波電力を印加することによりプラズマを発生させ、反応室内の基板をエッチングするドライエッチング方法において、反応ガスのプラズマを発生させて基板をエッチングする工程とは別に、同一の反応室内に少なくとも不活性ガスまたは窒素を含むガスを導入するとともに前述の工程よりも電力の小さい高周波電力を両電極間に印加してプラズマを発生させ基板の帯電を除く工程を備えたことを特徴とするドライエッチング方法。

【請求項 2】 基板は半導体ウエハである請求項 1 記載のドライエッチング方法。

【請求項 3】 帯電を除く工程で導入するガスのうち少なくとも 1 種類は、半導体ウエハをエッチングする工程

で導入するガスと同じである請求項 1 または 2 記載のドライエッチング方法。

【請求項 4】 帯電を除く工程で導入するガスに酸素が含まれている請求項 1 または 2 記載のドライエッチング方法。

【請求項 5】 帯電を除く工程で印加する高周波の電力が半導体ウエハをエッチングする工程の電力の 1/3 以下とする請求項 1 または 2 記載のドライエッチング方法。

【請求項 6】 帯電を除く工程において高周波電力を印加しプラズマを発生させる時間を 1 分以下とする請求項 1 または 2 記載のドライエッチング方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体製造方法のうち

のドライエッチング方法に関する。

【0002】

【従来の技術】近年、半導体デバイスのパターン微細化にともないドライエッチング技術においてエッチング形状や寸法シフトに対する要求がきびしくなっている。そのため、形状や寸法シフトに影響を及ぼすウエハ温度の制御はドライエッチングにおいて重要な技術の1つとなっている。ウエハ温度の制御方法の1つとして静電吸着がある。

【0003】以下に静電吸着について説明する。図1は反応性イオンエッチング装置の一例を示す模式図である。金属製チャンバー1中には、ガスコントローラ5を通して反応性ガスが導入され、排気系2によって適切な圧力に制御されている。チャンバー1の上部にはアノード（陽極）3が設けられ、下部にはカソード（陰極）4が設けられていて、ウエハ8はカソード4上に配置される。カソード4にはインピーダンス整合回路6を介してRF電源7が接続されており、カソード4とアノード3との間で高周波放電を起こすことができる。放電によって生じたプラズマ中の正イオンは高周波電力が負のときカソードに引き寄せられ、電子は高周波電力が正の時にカソードに引き寄せられる。しかし、イオンに比べ電子は質量が小さいため、より多くの電子がカソードに引き寄せられ、ウエハが負に帯電する。カソードの表面を誘電体とすると、帯電した電子が逃げにくくなり、また、コンデンサと同じ形となるためウエハとカソードの間に静電気による引力が働く。このように、ウエハとカソードを静電気力で吸着させることにより、ウエハとカソードの熱交換を促進しウエハの温度を制御することができる。

【0004】

【発明が解決しようとする課題】しかしながら、上記の静電吸着を用いた場合には、ウエハ上の帯電がエッチング終了後も残るため、ウエハが電極に強く吸着され、エッチング後のウエハを搬送する際、搬送ミスをおこすことがあるという問題点を有していた。

【0005】本発明は、上記従来の問題点を解決するもので、エッチング後にウエハ上の帯電を取り除く、あるいは、弱くするプラズマを発生させることで静電吸着による搬送ミスが発生しないドライエッチング方法を提供することを目的とする。

【0006】

【課題を解決するための手段】この目的を達成するために、本発明は反応室内の一方の電極上に基板を配置し、反応室内に反応ガスを導入するとともに両電極間に高周波電力を印加することによりプラズマを発生させ、反応室内の基板をエッチングするドライエッチング方法において、反応ガスのプラズマを発生させて基板をエッチングする工程とは別に、同一の反応室内に少なくとも不活性ガスまたは窒素を含むガスを導入するとともに前述の

工程よりも電力の小さい高周波電力を両電極間に印加してプラズマを発生させ基板の帯電を除く工程を備えている。

【0007】帯電を除く工程では、印加する高周波の電力を小さくすることで半導体デバイスに及ぼす影響を小さくすることができるが、導入するガスのうち少なくとも1種類は、半導体ウエハをエッチングする工程で導入するガスと同じとすることで、帯電を除く工程で半導体デバイスに及ぼす影響をさらに小さくすることができる。

【0008】さらに、帯電を除く工程で導入するガスのうち少なくとも1種類は酸素とすることで、帯電を除きながら反応室内をクリーニングすることができる。

【0009】

【作用】本発明では、1番目の工程において静電吸着を用いて温度制御性のよいドライエッチングを行い、2番目の工程において、ウエハの帯電を取り除く、または帯電量を小さくして、静電吸着力を弱くすることができるので、エッチング形状をウエハ温度により制御し、かつ、搬送ミスの起こらないドライエッチングが可能である。ここで、2番目の工程について詳しく述べる。2番目の工程では電力が小さいため、放電中に電子とイオンがカソードに引かれるクーロン力も小さくなる。そのため、電子及びイオンの速度は共に小さくなるが、速度の差も小さくなるので、定常状態となったときの負の帯電量も小さくなる。よって、2番目の工程により帯電量を小さくし、静電吸着力を弱くすることができる。

【0010】

【実施例】以下本発明の一実施例について、図面を参照しながら説明する。

【0011】本発明のドライエッチング方法も、前述の図1のドライエッチング装置を用いて実施できる。金属製チャンバー1中には、ガスコントローラ5を通して反応性ガスが導入され、排気系2によって適切な圧力に制御されている。チャンバー1の上部にはアノード（陽極）3が設けられ、下部にはカソード（陰極）4が設けられていて、ウエハ8はカソード4上に配置される。カソード4にはインピーダンス整合回路6を介してRF電源7が接続されており、カソード4とアノード3との間で高周波放電を起こすことができる。エッチング終了後、突き上げ機構9が上昇し、ウエハを持ち上げる。持ち上げられたウエハは搬送機構によりロードロック室に搬送される。なお、カソード4の素材はアルミニウムであり、表面はアルマイト処理が施されている。

【0012】このドライエッチング装置にCF<sub>4</sub>及びO<sub>2</sub>ガスを導入し、300Wの高周波電力を印加しプラズマを発生させて、SiO<sub>2</sub>膜のエッチングを行ったところ、エッチング終了後には、静電気力によりウエハがカソードに吸着されている。そのため、この状態のままで突き上げ機構9によりウエハ8を持ち上げると、ウエハ

8が飛び跳ねて位置ずれを起こす。そこで、エッチングを行った後に、一度放電を切って $CF_4$ ガスを導入しエッチングする条件の1/6の電力の高周波を10秒間印加するようにする。そうすると、突き上げによるウエハの飛び跳ねはなくなった。帯電を除く工程で $CF_4$ 以外

のガスを導入したときの結果も含め、突き上げによるウエハの飛び跳ねの結果を表1に示す。

【0013】

【表1】

帯電を除く工程	静電吸着	Siエッチングレート
なし	あり	0nm/min
$CF_4$ 放電	なし	<1nm/min
$O_2$ 放電	なし	<1nm/min
$SF_6$ 放電	なし	5nm/min
He放電	なし	<1nm/min
$N_2$ 放電	なし	<1nm/min

【0014】表から $CF_4$ 以外のガスについてもウエハの帯電を除く効果があることがわかる。帯電を除く工程での下地のSiのエッチングレートを表1に併せて示す。表から半導体をエッチングする工程で用いる反応ガス、不活性ガスまたは窒素を含む放電の場合は、Siのエッチングレートが0であることがわかる。よって、帯電を除く工程で用いるガスを上記のガスとすることにより半導体デバイスに及ぼす影響を小さくすることができる。

【0015】帯電を除く工程で $O_2$ を用いたときはクリーニングの効果があつた。図2にエッチングを行う工程

での $SiO_2$ 膜のエッチングレートの変動を示す。曲線11は $CF_4$ 放電、曲線12は $O_2$ 放電、曲線13は $N_2$ 放電の結果を示す。図から帯電を除く工程で $O_2$ を用いたときが最もレートが安定している。これは $O_2$ プラズマによるクリーニングの効果のため反応室内の雰囲気が一定となっているためである。

【0016】表2は帯電を除く工程で $CF_4$ ガスを導入して、高周波電力を変化させたときの静電吸着の結果である。

【0017】

【表2】

電力	300W	200W	100W	50W	20W
静電吸着	あり	あり	なし	なし	なし

【0018】この表から、帯電を除く工程で印加する高周波の電力は半導体ウエハをエッチングする工程の1/3以下とすると効果があることがわかる。

【0019】表3は帯電を除く工程で $CF_4$ ガスを導入

したとき、放電時間を変化させたときの静電吸着の結果である。

【0020】

【表3】

放電時間	5秒	10秒	30秒	60秒	80秒	100秒
静電吸着	なし	なし	なし	なし	あり	あり

【0021】この表から、帯電を除く工程において高周波電力を印加しプラズマを発生させる時間を1分以下とすると効果的であることがわかる。

【0022】なお、上記の実施例では半導体ウエハをエッチングする工程と帯電を除く工程の間で放電を切っているが、連続で放電しても同じ結果が得られる。

【0023】また、帯電を除く工程の放電を安定させるために、半導体をエッチングする工程と帯電を除く工程の間に、他の条件の放電を行っても同じ結果が得られることは言うまでもない。

【0024】

【発明の効果】以上のように、本発明は反応室内の一方の電極上に基板を配置し、反応室内に反応ガスを導入するとともに両電極間に高周波電力を印加することによりプラズマを発生させ、反応室内の基板をエッチングするドライエッチング方法において、反応ガスのプラズマを発生させて基板をエッチングする工程とは別に、同一の反応室内に少なくとも不活性ガスまたは窒素を含むガスを導入するとともに前述の工程よりも電力の小さい高周

波電力を両電極間に印加してプラズマを発生させ基板の帯電を除く工程を設けることにより、ウエハの温度制御性がよく、かつ、搬送ミスのないエッチングを実現できるものである。

【図面の簡単な説明】

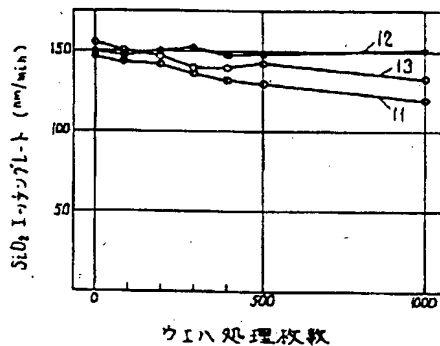
【図1】本発明を実施したドライエッチング装置の構造を示す模式図

【図2】 $\text{SiO}_2$ 膜のエッチングレートの変動を示す図

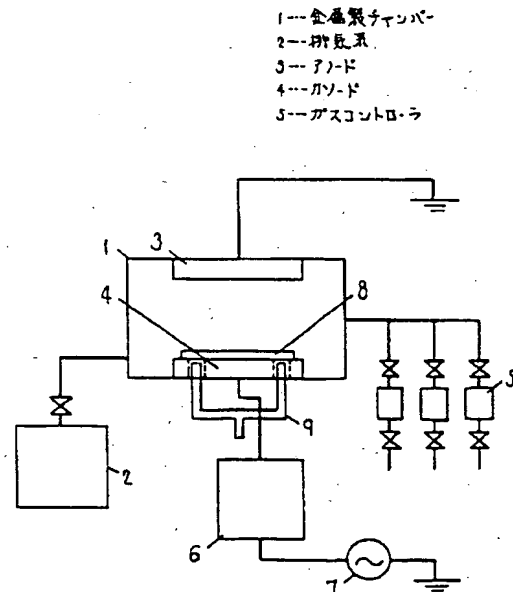
【符号の説明】

- 1 金属製チャンバー
- 2 排気系
- 3 アノード
- 4 カソード
- 5 ガスコントローラ
- 6 インピーダンス整合回路
- 7 高周波電源
- 8 半導体ウエハ
- 9 突き上げ機構

【図2】



【図1】



フロントページの続き

(72)発明者 長野 義信

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(72)発明者 池田 哲

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(56)参考文献 特開 平3-240947 (JP, A)

特開 平5-114585 (JP, A)

特開 平3-243188 (JP, A)

(58)調査した分野(Int. Cl. 7, DB名)

H01L 21/3065

C23C 16/56

C23F 4/00

特許第3170849号 (P3170849)

**THIS PAGE BLANK (USPTO)**